

## 盛群知识产权政策

### 专利权

盛群半导体公司在全球各地区已核准和申请中之专利权至少有 160 件以上，享有绝对之合法权益。与盛群公司 MCU 或其它产品有关的专利权并未被同意授权使用，任何经由不当手段侵害盛群公司专利权之公司、组织或个人，盛群将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨盛群公司因侵权行为所受之损失、或侵权者所得之不法利益。

### 商标权

盛群之名称和标识、Holtek 标识、HT-IDE、HT-ICE、Marvel Speech、Music Micro、Adlib Micro、Magic Voice、Green Dialer、PagerPro、Q-Voice、Turbo Voice、EasyVoice 和 HandyWriter 都是盛群半导体公司在台湾地区和其它国家的注册商标。

### 著作权

Copyright © 2008 by HOLTEK SEMICONDUCTOR INC.

规格书中所出现的信息在出版当时相信是正确的，然而盛群对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，盛群不保证或不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权使用于救生、维生器件或系统中做为关键器件。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com.tw>; <http://www.holtek.com.cn>

## 技术相关信息

- [工具信息](#)
- [FAQs](#)
- [应用范例](#)
  - [HA0003S HT48 & HT46 MCU 与 HT93LC46 的通信](#)
  - [HA0004S HT48 & HT46 MCU UART 的软件实现方法](#)
  - [HA0013S HT48 & HT46 MCU LCM 接口设计](#)
  - [HA0021S HT48 MCU 输入/出口的使用](#)
  - [HA0055S 2<sup>12</sup> Decoder \(8+4, 对应 HT12E\)](#)

## 特性

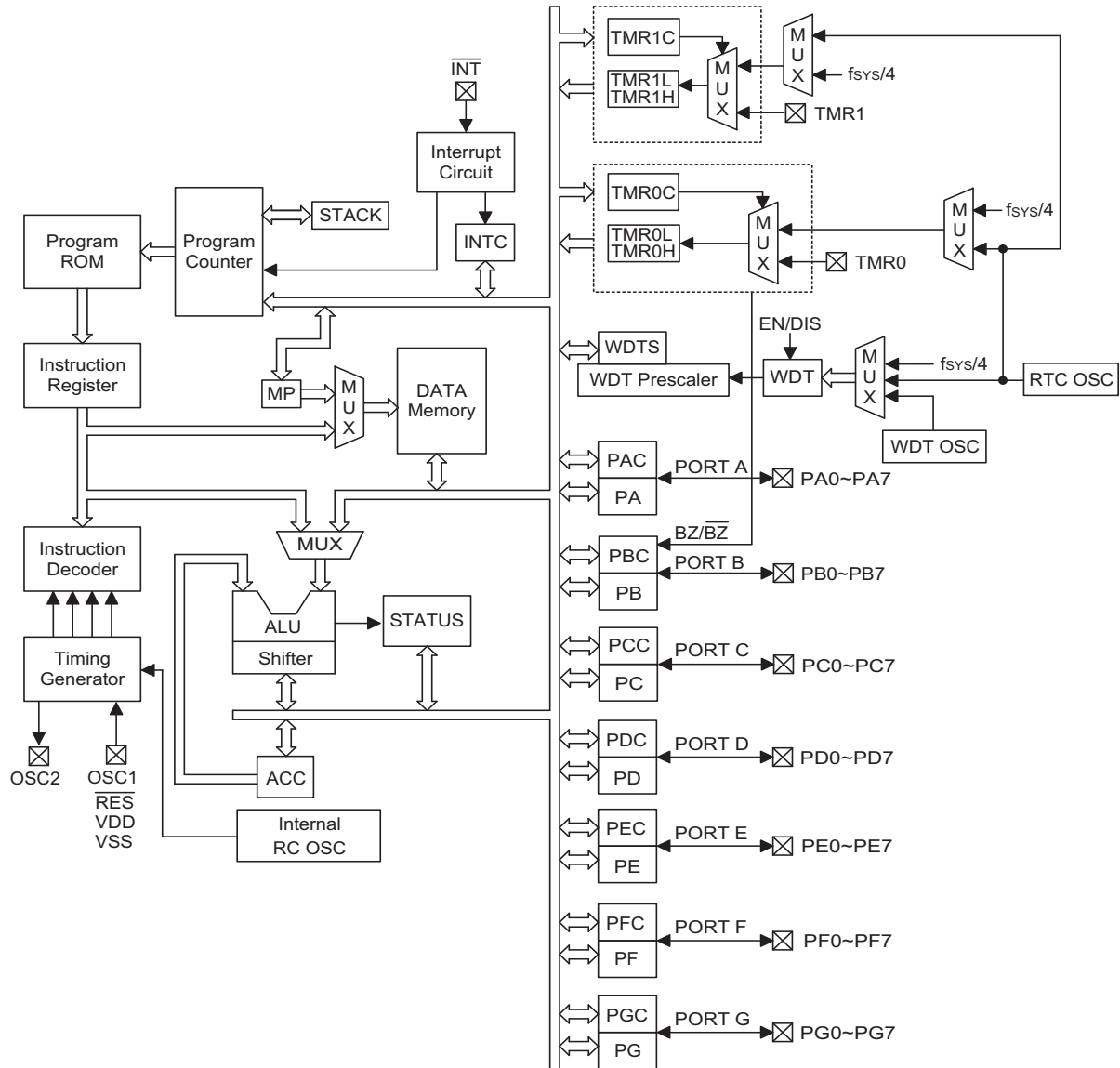
- 工作电压:
  - fsys = 4MHz: 2.2V~5.5V
  - fsys = 8MHz: 3.3V~5.5V
- 低电压复位功能
- 最多有 56 个双向输入/输出端口
- 1 个外部中断输入端口
- 2 个 16 位可编程定时/计数器，具有溢出中断
- 内置晶体和 RC 振荡电路、内置 RC 振荡
- 可接 32768Hz 晶振用于计时
- 看门狗定时器
- 4096×15 位的程序存储器 ROM
- 224×8 数据存储器 RAM
- 一对蜂鸣器驱动并支持 PFD
- HALT 和唤醒功能来降低功耗
- 16 层硬件堆栈
- 在 VDD=5V，系统频率为 8MHz 时，指令周期为 0.5μs
- 位操作指令
- 查表指令，表格内容字长 15 位
- 63 条指令
- 所有指令在 1 个或 2 个指令周期内完成
- 48-pin SSOP，64-pin LQFP 的封装

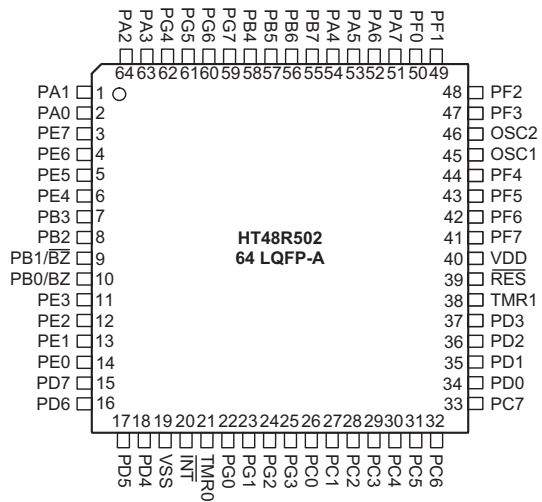
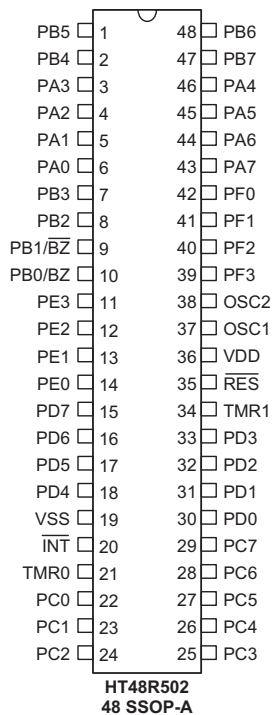
## 概述

HT48R502 是一款 8 位高性能精简指令集单片机，专为多输入/输出控制的产品设计。

拥有低功耗、I/O 口稳定性高、定时器功能、振荡选择、省电和唤醒功能、看门狗定时器、蜂鸣器驱动、以及低价位等优势，使此款多功能芯片可以广泛地适用于各种应用，例如工业控制、消费类产品、子系统控制器等。

方框图



**引脚排列**


## 引脚说明

引脚名称	输入/输出	掩膜选项	说 明
PA0~PA7	输入/输出	唤醒功能 上拉电阻* CMOS/斯密特触发输入	8 位双向输入/输出口 每一位能由掩膜选项设置为唤醒输入。软件指令设置为 CMOS 输出或斯密特触发输入，作为 CMOS 输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）
PB0/BZ PB1/ $\overline{BZ}$ PB2~PB7	输入/输出	上拉电阻* 输出\输入或者 BZ/ $\overline{BZ}$	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定） PB0 和 PB1 是与 BZ 和 $\overline{BZ}$ 共用引脚。一旦 PB0 和 PB1 选为驱动蜂鸣器输出，它的输出信号则由内部的 PFD 发生器（由定时/计数器 0 编程决定）提供
V <sub>SS</sub>	—	—	负电源，接地。
$\overline{INT}$	输入	—	外部中断斯密特触发输入无上拉电阻，在下降沿时被触发
TMR0	输入	—	定时/计数器 0 斯密特触发输入
TMR1	输入	—	定时/计数器 1 斯密特触发输入
PC0~PC7	输入/输出	上拉电阻*	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）
$\overline{RES}$	输入	—	斯密特触发复位输入端，低电平有效
V <sub>DD</sub>	—	—	正电源
OSC1 OSC2	输入 输出	晶体振荡/ RC 振荡/ RTC 振荡	OSC1 和 OSC2 连接至 RC 网络或晶体振荡（由掩膜选项确定）来产生内部系统时钟；在 RC 振荡方式下，OSC2 是系统时钟四分频的输出端；这两个引脚也可以通过掩膜来选择作为 RTC 振荡器（32768 Hz），这种情况下，系统时钟由内部的 RC 振荡器提供，频率可有四种选择（3.2 MHz，1.6 MHz，800 kHz，400 kHz）
PD0~PD7	输入/输出	上拉电阻*	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）
PE0~PE7	输入/输出	上拉电阻*	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）
PF0~PF7	输入/输出	上拉电阻*	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）
PG0~PG7	输入/输出	上拉电阻*	8 位双向输入/输出口 可由软件指令设置为 CMOS 输出或斯密特触发输入，作为输入时可由掩膜选项设置是否带上拉电阻（由上拉电阻选项决定）

**注意：** “\*” 所有输入/输出(PA、PB、PC、PD、PE、PF、PG)的上拉电阻由一个选择位控制。

PA 端口的 CMOS 或斯密特触发选择也是以整个端口(8 位)为单位的。

## 极限参数

电源提供电压	.....	$V_{SS}-0.3V \sim V_{SS}+6.0V$	储存温度	.....	$-50^{\circ}C \sim 125^{\circ}C$
端口输入电压	.....	$V_{SS}-0.3V \sim V_{DD}+0.3V$	工作温度	.....	$-40^{\circ}C \sim 85^{\circ}C$
端口总灌电流	.....	.150mA	端口总源电流	.....	-100mA
总功耗	.....	500mW			

注意：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

## 直流电气特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V <sub>DD</sub>	条件				
V <sub>DD</sub>	工作电压	—	F <sub>sys</sub> =4MHz	2.2	—	5.5	V
		—	F <sub>sys</sub> =8MHz	3.3	—	5.5	V
I <sub>DD1</sub>	工作电流 (晶体振荡)	3V	无负载	—	0.6	1.5	mA
		5V	f <sub>sys</sub> =4MHz	—	2	4	
I <sub>DD2</sub>	工作电流 (RC 振荡)	3V	无负载	—	0.8	1.5	mA
		5V	f <sub>sys</sub> =4MHz	—	2.5	4	
I <sub>DD3</sub>	工作电流 (晶体振荡/RC 振荡)	5V	无负载 f <sub>sys</sub> =8MHz	—	4	8	mA
I <sub>STB1</sub>	静态电流 (看门狗使能, RTC 关闭)	3V	无负载	—	—	5	μA
		5V	暂停模式	—	—	10	
I <sub>STB2</sub>	静态电流 (看门狗禁止, RTC 关闭)	3V	无负载	—	—	1	μA
		5V	暂停模式	—	—	2	
I <sub>STB3</sub>	静态电流 (看门狗禁止, RTC 打开)	3V	无负载	—	—	5	μA
		5V	暂停模式	—	—	10	
V <sub>IL1</sub>	输入/输出口低电平输入电压	—	—	0	—	0.3V <sub>DD</sub>	V
V <sub>IH1</sub>	输入/输出口高电平输入电压	—	—	0.7V <sub>DD</sub>	—	V <sub>DD</sub>	V
V <sub>IL2</sub>	低电平输入电压 ( $\overline{RES}$ )	—	—	0	—	0.4V <sub>DD</sub>	V
V <sub>IH2</sub>	高电平输入电压 ( $\overline{RES}$ )	—	—	0.9V <sub>DD</sub>	—	V <sub>DD</sub>	V
V <sub>LVR</sub>	低电压复位	—	LVR 打开	2.7	3.0	3.3	V
I <sub>OL</sub>	输入/输出口灌电流	3V	V <sub>OL</sub> =0.1V <sub>DD</sub>	4	8	—	mA
		5V	V <sub>OL</sub> =0.1V <sub>DD</sub>	10	20	—	
I <sub>OH</sub>	输入/输出口源电流	3V	V <sub>OH</sub> =0.9V <sub>DD</sub>	-2	-4	—	mA
		5V	V <sub>OH</sub> =0.9V <sub>DD</sub>	-5	-10	—	
R <sub>PH</sub>	上拉电阻	3V	—	20	60	100	KΩ
		5V	—	10	30	50	

**交流电气特性**

Ta=25°C

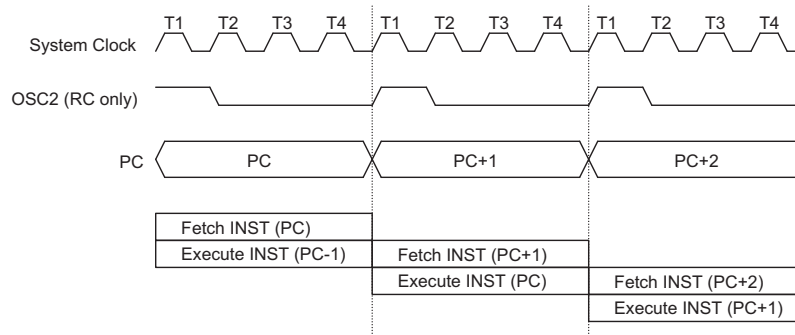
符号	参数	测试条件		最小	典型	最大	单位
		V <sub>DD</sub>	条件				
f <sub>SYS1</sub>	系统时钟（晶体振荡/RC振荡）	—	2.2V~5.5V	400	—	4000	kHz
		—	3.3V~5.5V	400	—	8000	
f <sub>SYS2</sub>	系统时钟(内部 RC 振荡)	5V	3.2MHz	1800	—	5400	kHz
			1.6MHz	900	—	2700	
			800KHz	450	—	1350	
			400KHz	225	—	675	
f <sub>TIMER</sub>	定时/计数器输入频率（TMR）	—	2.2V~5.5V	0	—	4000	kHz
		—	3.3V~5.5V	0	—	8000	
t <sub>WDTOSC</sub>	看门狗振荡器周期	3V	—	45	90	180	μ s
		5V	—	32	65	130	
t <sub>WDT1</sub>	看门狗溢出周期(WDT 振荡)	3V	WDT 无预分频	11	23	46	m s
		5V		8	17	33	
t <sub>WDT2</sub>	看门狗溢出周期(系统时钟)	—	WDT 无预分频	—	1024	—	t <sub>SYS</sub>
t <sub>WDT3</sub>	看门狗定时周期(RTC 振荡)	—	WDT 无预分频	—	7.812	—	m s
t <sub>RES</sub>	外部复位低电平脉冲宽度	—	—	1	—	—	μ s
t <sub>SST</sub>	系统启动延时周期	—	从 HALT 唤醒	—	1024	—	t <sub>SYS</sub>
t <sub>INT</sub>	中断脉冲宽度	—	—	1	—	—	μ s
T <sub>LVR</sub>	低电压复位宽度	—	—	0.25	1	2	ms

 注：t<sub>SYS</sub> = 1/f<sub>SYS</sub>

## 系统功能说明

### 指令执行时序

系统时钟由晶体振荡器或 RC 振荡器产生，系统内部将此频率分为四个不重叠的时钟。一个指令周期包含了四个 T 状态，即一个指令周期为四个系统时钟周期。



指令执行时序

指令的读取与执行是以流水线方式来进行的。这种方式允许在一个指令周期进行读取指令操作，而在下一个指令周期里进行解码与执行该指令。这种流水线方式能在一个指令周期里有效地执行一个指令。如果涉及到的指令要改变程序计数器（如 JMP, CALL 等），就需要花两个指令周期来完成这一条指令。

### 程序计数器（Program Counter）

程序计数器是作为程序存储器寻址之用，控制了程序的流程单片机通过 PC 指向的程序存储器的地址取得一条指令码后，PC 会自动地指向下一条指令的地址（PC 值自动加 1）。

但是若执行的是如下指令：跳转、条件跳转、读取寄存器的值、子程序调用、子程序返回、初始复位、内部或外部中断响应、中断返回等，则 PC 要根据每一条指令获得其相应的地址来控制程序的转向。

比如执行条件跳转指令，一旦条件符合，则在当前执行指令时所获取的指令码不会被执行，并且同时会插入一个空的指令周期（dummy cycle），换句话说，相当与执行了一个 NOP 指令（空操作），这样 PC 才会指向正确的指令码的地址；反之，PC 将指向下一条指令的地址。

PC 的低位（PCL）是可读写的暂存器（06H）。若向 PCL 写入一个值将会产生一个短程的跳跃，这个短程跳跃的地址范围为 ROM 的当前页。

当发生控制转移时，就会加入一个空指令周期。

模 式	程序计数器											
	*11	*10	*9	*8	*7	*6	*5	*4	*3	*2	*1	*0
初始化复位	0	0	0	0	0	0	0	0	0	0	0	0
外部中断	0	0	0	0	0	0	0	0	0	1	0	0
定时/计数器 0 溢出	0	0	0	0	0	0	0	0	1	0	0	0
定时/计数器 1 溢出	0	0	0	0	0	0	0	0	1	1	0	0
条件跳转	PC+2											
装载 PCL	*11	*10	*9	*8	@7	@6	@5	@4	@3	@2	@1	@0
跳转，子程序调用	#11	#10	#9	#8	#7	#6	#5	#4	#3	#2	#1	#0
从子程序返回	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0

程序计数器

注意：\*11 ~ \*0：程序计数器位  
#11 ~ #0：指令代码位

S11 ~ S0：堆栈寄存器位  
@7 ~ @0：PCL 位



### 堆栈寄存器 (STACK)

堆栈寄存器是用来存放程序计数器 PC 内容的一个特殊的寄存器。HT48R502 有 16 层堆栈，该寄存器既不是数据存储器的部分也不是程序的一部分，而且不可读写。所进入的级数是由堆栈指针 SP 来指示，堆栈指针 SP 也是不可读写。一旦发生了子程序的调用或是中断响应，则程序计数器 PC 的内容会被压入堆栈中。在子程序调用或中断响应结束时（可从返回指令 (RET 或 RETI) 看出），程序计数器 PC 的值会从堆栈中还原。在系统复位后，堆栈指针 SP 会指向堆栈的顶端。

当堆栈已满，而此时又发生的中断请求，则这个中断的请求标志会被记录下来，该中断服务仍被禁止。一旦堆栈指针 SP 发生了递减（由于 RET 或 RETI）则会响应未被服务的中断。这个功能就可确保堆栈不会溢出，使得编程者更加方便地使用该结构。如果堆栈已满，而随后又执行了 CALL 指令，此时会发生堆栈溢出，并且第一个返回地址将会丢失（只有最近的 16 个返回地址会被保存）。

### 数据存储器—RAM

数据存储器由 255×8 个位组成，包含特殊功能寄存器、通用数据寄存器 (224×8) 两个不同功能区间。这些寄存器大多是可读可写的，只有少部分为只读。

特殊功能寄存器包括：间接寻址寄存器 (R0; 00H, R1; 02H)，定时/计数器 0 高字节寄存器 (TMR0H; 0CH)，定时/计数器 0 低字节寄存器 (TMR0L; 0DH)，定时/计数器 0 控制寄存器 (TMR0C; 0EH)，定时/计数器 1 高字节 (TMR1H; 0FH)，定时/计数器 1 低字节 (TMR1L; 10H)，定时/计数器 1 控制寄存器 (TMR1C; 11H)，程序计数器低字节寄存器 (PCL; 06H)，间接寻址指针寄存器 (MP0; 01H, MP1; 03H)，累加器 (ACC; 05H)，表格指针 (TBLP; 07H)，表格高字节寄存器 (TBLH; 08H)，状态寄存器 (STATUS; 0AH)，中断控制寄存器 (INTC; 0BH)，看门狗选项设置寄存器 (WDTS; 09H)，输入/输出寄存器 (PA; 12H, PB; 14H, PC; 16H, PD; 18H, PE; 1AH, PF; 1CH, PG; 1EH)，输入/输出控制寄存器 (PAC; 13H, PBC; 15H, PCC; 17H, PDC; 19H, PEC; 1BH, PFC; 1DH, PGC; 1FH)。通用数据存储器的地址从 20H~FFH，作为数据和控制信息使用。

所有的数据寄存器都可以直接执行算术、逻辑、递增、递减和移位等运算。除了少数指定的位，RAM 的每一位都可以由 SET[m].i 和 CLR[m].i 指令来置位和复位。这些 RAM 地址可以通过间接寻址指针寄存器 MP0 (01H) 或 MP1 (03H) 来存取。

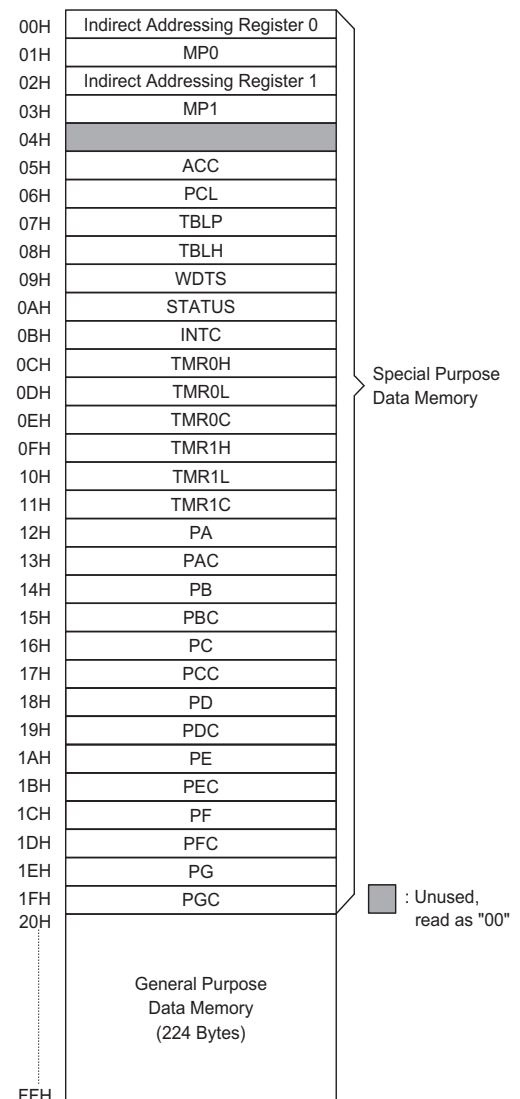
### 间接寻址寄存器 (Indirect Addressing Register)

地址 00H 和 02H 作为间接寻址寄存器。它们都没有实际的物理结构。任何对[00H]和[02H]的读/写操作，都会访问由 MP0[01H]和 MP1[03H]所指向的 RAM 单元。间接地读取 00H 或 02H 单元，将会返回 00H，而间接地写入 00H 或 02H 单元，则不会产生任何操作。

间接寻址寄存器 MP0 和 MP1 都是 8 位寄存器。

### 累加器 (ACC)

累加器 (ACC) 与算术逻辑单元 (ALU) 有关，同样也是对应于 RAM 的地址 05H，作为运算的立即数据，存储器之间的数据传输必须经过 ACC。



数据存储器

## 算术逻辑单元 (ALU)

算术逻辑单元 (ALU) 为执行八位算术及逻辑运算的电路, 提供下列的功能:

- 算术运算 (ADD, ADC, SUB, SBC, DAA)
- 逻辑运算 (AND, OR, XOR, CPL)
- 移位 (RL, RR, RLC, RRC)
- 递增及递减 (INC, DEC)
- 分支判断 (SZ, SNZ, SIZ, SDZ 等)

ALU 不仅可以储存数据运算的结果, 还可以改变状态寄存器

## 状态寄存器—STATUS

状态寄存器 (0AH) 的宽度为 8 位, 由零标志位 (Z), 进位标志位 (C), 辅助进位标志位 (AC), 溢出标志位 (OV), 暂停标志位 (PDF), 看门狗定时器溢出标志位 (TO) 组成。该寄存器用来记录状态信息, 和控制操作流程。

除了 TO 和 PDF 标志位以外, 状态寄存器中的位都可用指令来改变, 这种情况与其它寄存器一样。任何写到状态寄存器的数据不会改变 TO 或 PDF 标志位。另外与状态寄存器有关的操作会导致状态寄存器的改变。系统上电, 看门狗定时器溢出, 执行清除看门狗定时器或 HALT 指令都将改变标志位 TO, 执行 HALT 指令, 清除看门狗定时器或系统上电将影响 PDF 标志位。

Z, OV, AC 和 C 标志位都反映了最近一次的操作状态。

另外, 进入中断程序或执行子程序调用时, 状态寄存器内容不会自动压入堆栈。如果状态寄存器的内容是重要的, 而且子程序会改变状态寄存器的内容, 那么程序员必须事先将其保存好, 以免被破坏。

符号	位	功 能
C	0	如果在加法运算中结果产生了进位, 或在减法运算中结果不发生借位, 那么 C 被置位; 反之, C 被清除。它也可被一个带进位循环移位指令影响。
AC	1	在加法运算中低四位产生了向高四位进位, 或减法运算中低四位不发生从高四位借位, AC 被置位; 反之, AC 被清除。
Z	2	算术运算或逻辑运算的结果为零则 Z 被置位; 反之, Z 被清除。
OV	3	如果运算结果向最高位进位, 但最高位并不产生进位输出, 那么 OV 被置位; 反之, OV 被清除。
PDF	4	系统上电或执行 CLR WDT 指令, PDF 被清除。 执行 HALT 指令 PDF 被置位。
TO	5	系统上电, 执行 CLR WDT 指令或 HALT 指令, TO 被清除。 WDT 定时溢出, TO 被置位。
—	6	未定义, 读出为零
—	7	未定义, 读出为零

## 状态寄存器 (0AH)

## 中断

本单片机提供一个外部中断和内部定时/计数器中断。中断控制寄存器（INTC；0BH）包含了中断控制位，用来设置中断使能/禁止及中断请求标志。

一旦有中断子程序被服务，所有其它的中断将被禁止（通过清除 EMI 位）。这种机制能防止中断嵌套。这时如有其它中断请求发生，这个中断请求的标志会被记录下来。如果在一个中断服务程序中有另一个中断需要服务的话，程序员可以设置 EMI 位及 INTC 所对应的位来允许中断嵌套服务。如果堆栈已满，该中断请求将不会被响应。即使相关的中断被允许，也要到堆栈指针发生递减时才会响应。如果需要立即得到中断服务，则必须避免让堆栈饱和。

所有的中断都具有唤醒功能。当一个中断被服务时，将程序计数器（PC）压入堆栈，然后转移到中断服务程序的入口。只有程序计数器的内容能压入堆栈。如果寄存器和状态寄存器的内容会被中断服务程序改变，从而破坏主程序的预定控制，那么程序员必须事先将这些数据保存起来。

外部中断是由 INT 脚上的下降沿触发的，相关的中断请求位（EIF，INTC 的第 4 位）被置位。当中断允许，堆栈也没有满，一个外部中断触发时，那么将会产生地址 04H 的子程序调用。中断请求标志（EIF）和 EMI 位将会被清除来禁止另外的中断发生。

内部定时/计数器 0 中断是通过置位定时/计数器 0 中断请求标志位（TOF，INTC 的第五位）初始化，中断的请求是由定时器溢出产生。当中断允许，堆栈又未滿，并且 TOF 已被置位，就会产生地址 08H 的子程序调用。该中断请求标志位（TOF）被复位并且 EMI 位也将被清除，以便禁止其他中断。

INTC (0BH)	位	符号	功能
	0	EMI	总中断控制位(1=允许, 0=禁止)
	1	EEI	外部中断控制位(1=允许, 0=禁止)
	2	ET0I	定时/计数器 0 中断控制位(1=允许, 0=禁止)
	3	ET1I	定时/计数器 1 中断控制位(1=允许, 0=禁止)
	4	EIF	外部中断请求标志位(1=有, 0=无)
	5	TOF	定时/计数器 0 中断请求位(1=有, 0=无)
	6	T1F	定时/计数器 1 中断请求位(1=有, 0=无)
7	—	未使用位, 读数为零	

中断控制寄存器—INTC（0BH）

内部定时/计数器 1 中断是通过置位定时/计数器中断请求标志位（T1F，INTC 的第六位）初始化，中断的请求是由定时器溢出产生。当中断允许，堆栈未滿，并且 T1F 已被置位时，就会产生地址 0CH 的子程序调用。该中断请求标志位（T1F）被复位并且 EMI 位也将被清除，以便禁止其他中断。

单片机在执行中断子程序期间，其他的中断响应会被禁止，直到执行 RETI 指令或是 EMI 位和相关中断控制位都被置为 1（假如堆栈未滿）。若要从中断子程序返回时，调用 RET 或 RETI 指令即可。RETI 指令将会置位 EMI 来允许中断服务，而 RET 不能。

如果中断在内部二个连续的 T2 脉冲上升沿间发生，而且中断响应被允许的话，那么在第二个 T2 脉冲，该中断会被服务。如果同时发生中断服务请求，必须遵循下列表的中断服务优先等级。这些优先级也可以通过 EMI 位的复位来屏蔽。

NO	中断源	优先级	中断矢量
A	外部中断	1	04H
B	定时/计数器 0 中断	2	08H
C	定时/计数器 1 中断	3	0CH

中断控制寄存器（INTC）由定时/计数器 0/1 中断请求标志位（TOF/T1F），外部中断请求标志位（EIF），定时/计数器 0/1 使能位（ET0I/ET1I），外部中断使能位（EEI），和主中断控制使能位（EMI）组成。中断控制寄存器位于数据寄存器 0BH 单元。EMI、EEI、ET0I 和 ET1I 都是用来控制中断的使能/禁止状态。这些位防止中断已经响应的中断服务程序。一旦中断请求标志位被置位（TOF，T1F，EIF），它们将在 INTC 寄存器中被保留下来，直到相关的中断服务程序返回或由软件指令来清除相关的中断请求标志位。

建议不要在中断子程序中使用“CALL”指令来调用子程序，因为中断随时都可能发生，而且在许多应用中需要立刻给予响应。基于上述情况，如果只剩下一个堆栈，中断使能也不是很好地被控制，而且在这个中断服务程中又执行了 CALL 子程序调用，则会造成堆栈溢出，而破坏原先的控制序列。

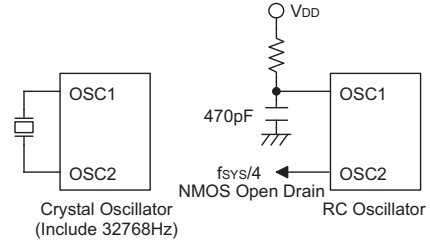
### 振荡电路

HT48R502 有三种振荡电路。这三种振荡电路都是针对系统时钟而设计的，分别是外部 RC 振荡器、外部晶体振荡器以及内部 RC 振荡器，可掩膜选项设置。不管所选的是哪一种振荡器，都可以提供系统时钟。进入暂停模式会使系统时钟停止工作，还可以忽视外部信号的，以降低功耗。

如果使用 RC 振荡器，在 OSC1 和  $V_{DD}$  之间需要一个外部电阻，其阻值范围为  $24k\Omega$  至  $1M\Omega$ 。在 OSC2 端系统时钟四分频，用于同步外部逻辑。RC 型振荡方式是一种低成本的方式，但是，振荡频率会随着  $V_{DD}$ 、温度和芯片自身参数的漂移而变化。因此，在用于非常精确计时的场合，建议不要使用 RC 型振荡器。

如果选用晶体振荡器，在 OSC1 和 OSC2 之间需要连接一个晶体，用来提供晶体振荡器所需要的反馈和相移，不再需要其他元器件。另外，在 OSC1 和 OSC2 之间还可以用谐振器代替晶体振荡器来产生系统时钟，但是需要在 OSC1 和 OSC2 连接两个电容器接地。如果选用内部的 RC 振荡器，那么 OSC1 和 OSC2 可以选择作为 32768Hz 晶体振荡器 (RTC OSC)。内部的 RC 振荡器的频率可以选择 3.2MHz、1.6MHz、800kHz 和 400kHz (在掩膜时选择)。

WDT 振荡器是芯片内部自带的 RC 型振荡器，不需要任何外部元器件。即使在系统进入暂停模式，系统时钟被停止，但这个 RC 振荡器仍会工作 (振荡周期大约为  $65\mu s/5V$ )。为了节省电源，可在掩膜选项中禁止 WDT 振荡器。



系统振荡器

### 看门狗计时器(Watchdog Timer)

WDT 的时钟源有三种：RC 振荡器（WDT 振荡器）、RTC 振荡器或指令时钟（系统时钟 4 分频），由掩膜选项来决定。看门狗定时器主要用来避免程序运行失常和程序跳入一死循环而导致不可预测的结果。看门狗定时器可用掩膜来设置为禁止。如果在关闭状态，所有与 WDT 相关的指令操作都是没有作用的。只有选择“内部 RC 振荡器+RTC”模式时，实时时钟才是有效。

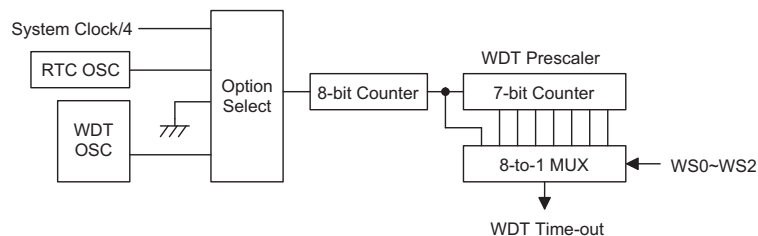
一旦选择了内部 WDT 振荡器（以  $65\mu\text{S}/5\text{V}$  为周期的 RC 振荡器），首先对时钟频率要进行 256（8 阶）预分频，得到  $17\text{ms}/5\text{V}$  的溢出周期。溢出周期受温度，VDD 以及芯片自身的参数影响。通过使用 WDT 预分频器，可以得到更长的溢出周期。设置 WS2, WS1, WS0（WDT 的第 2、1、0 位）可以获得不同的溢出周期。如果 WS2, WS1, WS0 都是 1，则分频比为最大 1: 128，溢出周期是  $2.1\text{s}/5\text{V}$ 。如果 WDT 振荡器禁止，时钟源是指令时钟，只是在 HALT 模式下 WDT 停止，看门狗失去保护的作用，除此以外其余的方面和 WDT 振荡器是一样的。在这种状态下只有通过外部逻辑来复位。WDTS 的高半字节和第 3 位可以由用户自定义标志位。

WS2	WS1	WS0	分频
0	0	0	1: 1
0	0	1	1: 2
0	1	0	1: 4
0	1	1	1: 8
1	0	0	1: 16
1	0	1	1: 32
1	1	0	1: 64
1	1	1	1: 128

看门狗定时器预分频寄存器

如果单片机工作在干扰很大的环境中，强烈建议使用片内的 RC 振荡器（WDT OSC）或是 32kHz 晶体振荡器（RTC OSC），因为 HALT 模式会使系统时钟停止运作。

在正常运作下，WDT 溢出会使系统复位并设置 TO 状态位。但在 HALT 模式下，溢出只产生热复位，只能使 PC 程序计数器和堆栈指针 SP 复位到零。清除 WDT 的值（包括 WDT 预分频值）有外部复位（低电平输入到  $\overline{\text{RES}}$  端），软件指令和 HALT 指令三种方法。软件指令由“CLR WDT”和“CLR WDT1”、“CLR WDT2”二组指令。这两组指令中，只能选取其中一种，由掩膜选项决定。如果选择“CLR WDT”（即 CLR WDT 次数为 1），那么只要执行 CLR WDT 指令就会清除 WDT。在选择 CLR WDT1 和 CLR WDT2 的情况下（即 CLR WDT 次数为 2），那么要交替执行两条指令才会清除 WDT，否则，WDT 会由于溢出而使系统复位。



看门狗定时器

## 暂停模式 (HALT)

暂停模式是由 HALT 指令来实现，有如下结果：

- 系统振荡器关闭，但 WDT 振荡器会继续工作（如果选择 WDT 振荡器）
- RAM 和寄存器内容保持不变
- WDT 和 WDT 预分频器被清除，并重新计数（如果 WDT 的时钟是来自 WDT 振荡器）
- 所有的输入/输出端口都保持其原先状态
- PDF 标志位被置位，TO 标志位被清除

外部复位、中断或 PA 端口下降沿信号或 WDT 溢出均可使系统脱离暂停模式。外部复位能使系统初始化，而 WDT 溢出能执行“热复位”。通过检查 TO 和 PDF 标志，即可了解系统复位的原因。PDF 标志位在系统上电复位和执行 CLR WDT 指令时清 0，执行 HALT 指令时 PDF 置 1。TO 标志位当 WDT 溢出时置 1，同时产生唤醒，但只有程序计数器 PC 和堆栈指针 SP 被复位，其它都保持其原有的状态。

PA 端口唤醒和中断唤醒可作为正常运行的继续，PA 端口的每一位都可以通过掩膜选项来单独设定为唤醒功能。如果唤醒是来自于输入/输出端口的信号变化，程序会继续执行下一条命令。如果唤醒是来自中断的话，则会产生二种情况，如果相关的中断被禁止或中断是允许的、但堆栈已满，那么程序将继续执行下一条指令；如果中断允许并且堆栈未满，那么这个中断响应就发生了。如果在进入暂停模式前，中断标志位已经被置位 1，则中断唤醒功能被禁止。当唤醒发生时，要 1024 tsys（系统时钟周期）后，系统重新正常运行。换句话说，唤醒后要插入了一个等待周期。如果唤醒是来自于中断响应，那么实际的中断程序执行就要延迟一个以上的周期。如果唤醒导致下一条指令执行，那么在一个等待周期结束后指令就立即被执行。

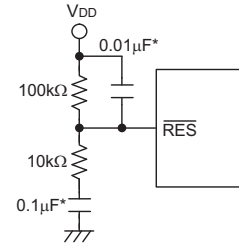
为了减小功耗，在进入 HALT 模式之前必须小心处理输入/输出端口的状态。但在 HALT 模式下 RTC 振荡器仍然运作（如果使能 RTC 振荡器）。

### 复位 (RESET)

有三种方法可以产生复位

- 在正常运行期间由  $\overline{\text{RES}}$  脚产生复位
- 在 HALT 期间由  $\overline{\text{RES}}$  脚产生复位
- 在正常运行期间由 WDT 溢出复位

在 HALT 期间 WDT 溢出复位是不同于其它的复位操作,因为它可执行“热复位”,结果只使程序计数器 PC 和堆栈指针 SP 复位,而别的电路均保持原来的状态。在其他复位条件下,某些寄存器保持不变。当复位条件被满足时,极大多数的寄存器被复位到“初始状态”,通过测试 PDF 标志位和 TO 标志位,程序能分辨不同的系统复位原因。



复位电路

注意:“\*”为了避免噪声干扰,连接  $\overline{\text{RES}}$  引脚的线应尽量短

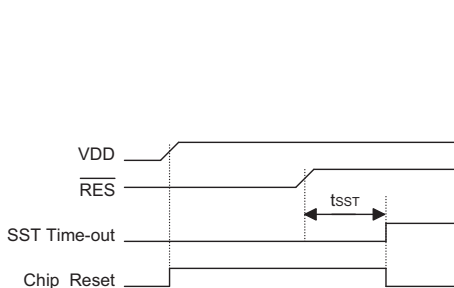
TO	PDF	复位条件
0	0	电源上电复位
u	u	正常运行时由 $\overline{\text{RES}}$ 发生复位
0	1	由 $\overline{\text{RES}}$ 唤醒暂停模式
1	u	正常运作时发生看门狗定时器超时
1	1	由看门狗定时器唤醒暂停模式

注: u 表示不变

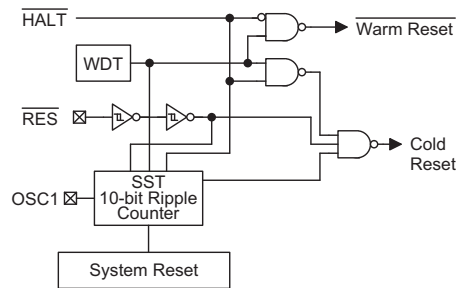
为了保证系统振荡器起振并稳定运行,系统复位(包括上电复位、看门狗定时器溢出或由  $\overline{\text{RES}}$  端复位)或由暂停状态唤醒时,系统启动定时器(SST)提供了一个额外的延迟时间,共 1024 个系统时钟周期。

系统复位时, SST 会被加在复位延时中。由暂停模式唤醒也会启动 SST 延迟。

当系统上电、正常运行时 WDT 溢出或  $\overline{\text{RES}}$  脚复位,系统需要额外增加一个加载 Option 的时间。



复位时序



复位电路结构

系统复位时各功能单元的状态如下所示:

程序计数器(PC)	000H
中断	禁止
预分频器	清除
看门狗定时器	清除,复位后看门狗定时器开始计数
定时/计数器	关闭
输入/输出口	输入模式
堆栈指针	指向堆栈的顶端

有关寄存器的状态如下：

寄存器	上电复位	正常运行期间		暂停模式	
		WDT 溢出	RES端复位	RES端复位	WDT 溢出*
Program Counter	000H	000H	000H	000H	000H
MP0	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
MP1	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	-xxx xxxx	-uuu uuuu	-uuu uuuu	-uuu uuuu	-uuu uuuu
WDTS	0000 0111	0000 0111	0000 0111	0000 0111	uuuu uuuu
STATUS	--00 xxxx	--1u uuuu	--uu uuuu	--01 uuuu	--11 uuuu
INTC	-000 0000	-000 0000	-000 0000	-000 0000	-uuu uuuu
TMR0H	xxxx xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0L	xxxx xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMROC	00-0 1---	00-0 1---	00-0 1---	00-0 1---	uu-u u---
TMR1H	xxxx xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR1L	xxxx xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR1C	00-0 1---	00-0 1---	00-0 1---	00-0 1---	uu-u u---
PA	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PB	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PCC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PD	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PDC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PE	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PEC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PF	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PFC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PG	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PGC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu

注意：

1. “\*” 表示“热复位”。
2. “U” 表示不变化。
3. “X” 表示不确定。

## 定时/计数器

HT48R502 提供两个定时/计数器 (TMR0, TMR1)。定时/计数器 0 包含一个 16 位可编程的加计数的计数器, 并且其时钟来源可以是外部信号输入、系统时钟的四分频或是 RTC 时钟。

定时/计数器 1 包含一个 16 位的可编程的加计数的计数器, 且其时钟来源可来至外部信号输入、系统时钟的四分频或是 RTC 时钟。

如果采用内部时钟源, 那么该单片机有两种参考时基提供给定时/计数器 0。这个内部时钟源来自  $f_{TID}$  (通常选择这个) 或  $f_{RTC}$  (当系统时钟选内部的 RC+RTC 模式时), 由掩膜选项决定。外部时钟输入时, 允许用户计数外部事件, 测量时间间隔或脉冲宽度或产生一个精确的时基信号。

有三个与定时/计数器 0 相关的寄存器, TMR0H (0CH), TMR0L (0DH), TMR0C (0EH)。若写入 TMR0L 只能将数据写入低字节内部缓冲器 (8 bit) 中, 但若写入的是 TMR0H 则可将数据和低字节内部缓冲器的内容分别写入 TMR0H 和 TMR0L 的预置寄存器之中。每一次对 TMR0H 的写操作都会改变定时/计数器 0 预置寄存器的内容。若读取 TMR0H 则将锁存 TMR0H 的内容并将 TMR0L 传送至低字节内部缓冲器之中, 以避免发生计时错误。然而, 若读取 TMR0L, 则只读回低字节内部缓冲器的内容。换言之, 定时/计数器的低字节数据并不能直接读取。若欲读取该低字节的数据, 必须先读取 TMR0H, 以便将定时/计数器的低字节数据传送至内部低字节缓冲器之中。TMR0C 是定时/计数器 0 制寄存器, 它可定义一些操作模式, 计数的允许或禁止以及计数的触发沿。

定时/计数器 0 可以产生 PFD 信号, 时钟源来自外部或者内部时钟, PFD 频率 =  $f_{INT}/[2 \times (65536-N)]$ 。

有三个寄存器与定时/计数器 1 相关联, 即 TMR1H ([0FH]) 和 TMR1L ([10H]); TMR1C ([11H])。若写入 TMR1L 只能将数据写入低字节内部缓冲器 (8 bit) 中, 但若写入的是 TMR1H 则可将数据和低字节内部缓冲器的内容分别写入 TMR1H 和 TMR1L 的预置寄存器之中。每一次对 TMR1H 的写操作都会改变定时/计数器 1 预置寄存器的内容。若读取 TMR1H 则将锁存 TMR1H 的内容并将 TMR1L 传送至低字节内部缓冲器之中, 以避免发生计时错误。然而, 若读取 TMR1L, 则只读回低字节内部缓冲器的内容。换言之, 定时/计数器的低字节数据并不能直接读取。若欲读取该低字节的数据, 必须先读取 TMR1H, 以便将定时/计数器的低字节数据传送至内部低字节缓冲器之中。TMR1C 是定时/计数器 1 控制寄存器, 它可定义一些操作模式, 计数的允许或禁止以及计数的触发边沿。

TOM0, TOM1 (TMR0C), T1M0, T1M1 (TMR1C) 位定义了工作模式。计数器模式用来对外部事件进行计数, 意味着在这种模式下时钟来源来自于外部引脚输入 (TMR0/TMR1)。定时模式时钟源来自于指令时钟或 RTC 时钟 (Timer0/Timer1)。脉宽测量模式可以用来外部信号 (TMR0/TMR1) 的高电平/低电平的宽度。计数基于指令时钟或 RTC 时钟 (Timer0/Timer1)。

无论在定时或计数模式, 一旦定时/计数器 0/1 开始计数, 它将从当前值计数到 FFFFH。当发生溢出时, 计数器根据定时/计数器 0/1 的预置寄存器重置计数器, 并且产生一个中断请求信号 (TOF/T1F; INTC 的 5/6 位)。

符号	位	功能
—	0~2, 5	未用, 读数为 0
TOE	3	定义定时/计数器 TMR0 沿触发方式 (0=上升沿作用, 1=下降沿作用)
TOON	4	使能/禁止定时/计数器(1=使能, 0=禁止)
TOM0 TOM1	6 7	定义工作模式 01=外部事件计数模式(外部时钟) 10=定时模式(内部时钟) 11=脉冲宽度测量模式 00=未用

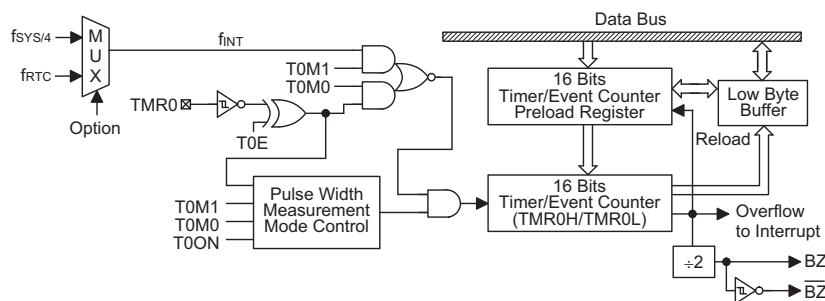
**TMR0C 寄存器 (0EH)**

符号	位	功能
—	0 ~ 2, 5	未定义, 读出为“0”
T1E	3	定义定时/计数器 TMR1 沿触发方式 (0=上升沿作用, 1=下降沿作用)
T1ON	4	使能/禁止定时/计数器(1=使能, 0=禁止)
T1M0 T1M1	6 7	定义工作模式 01=外部事件计数模式(外部时钟) 10=定时模式(内部时钟) 11=脉冲宽度测量模式 00=未用

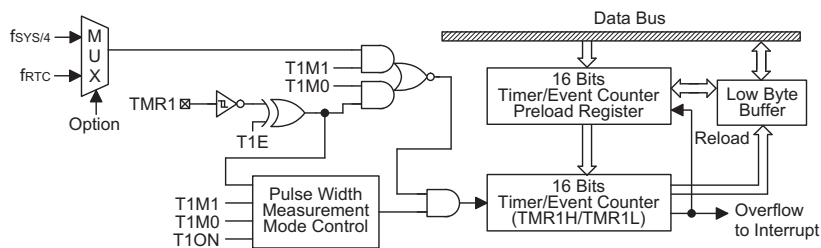
### TMR1C 寄存器 (11H)

在脉宽测量模式中, 当 T0ON/T1ON 和 T0E/T1E 被置 1, 一旦 TMR0/TMR1 接受到一个上升沿触发(如果 T0E/T1E 位是 0 则是下降沿触发), 则开始计数, 当 TMR0/TMR1 恢复到原来的电平时, 则停止计数。并且复位 T0ON/T1ON。在下次测量开始以前, 测量的结果保存在定时/计数器 0/1 里。换句话说, 一次只能测量一个脉冲宽度。如果要再次测量, 则要把 T0ON/T1ON 位置 1。注意, 在该工作模式下, 不是电平触发而是边沿触发。当计数器溢出, 则计数器 0/1 从定时/计数器 0/1 的预置寄存器中重载初值, 并产生中断请求。要启动计数器, 则定时器 ON 位 (T0ON: TMR0C 的第 4 位; T1ON: TMR1C 的第 4 位) 要被置 1。在脉宽测量模式中, 在每个测量周期结束后 T0ON/T1ON 都会自动被复位。但是在其他两种模式中, T0ON/T1ON 只能通过软件指令来复位。定时/计数器 0/1 溢出中断是唤醒暂停模式源之一。无论在什么工作模式下, 把 ETI0/ETI1 复位都会禁止定时/计数器的中断响应。

在定时/计数器 0/1 为关闭的状态下, 写数据到定时/计数器 0/1 的预置寄存器, 同时也会将数据装入定时/计数器 0/1 中。但若是定时/计数器 0/1 已经运行, 写到定时/计数器 0/1 的数据只会被保留在定时/计数器 0/1 的预置寄存器中, 直到定时/计数器 0/1 发生计数溢出为止, 再由预置寄存器加载新的值。当读取定时/计数器 0/1 (读 TMR0/TMR1) 时, 计数会被停止, 以避免发生错误; 计数停止会导致计数错误, 程序员必须注意到这一点。



定时/计数器 0



定时/计数器 1

输入/输出口

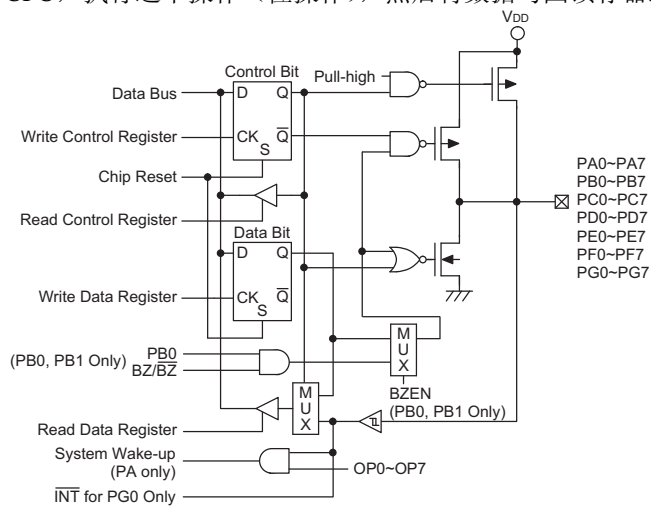
HT48R502 具有 56 个双向输入输出口，标号从 PA 到 PG，其分别对应的 RAM 的[12H], [14H], [16H], [18H], [1AH], [1CH]和[1EH]。所有的输入/输出口都能被作为输入或输出使用。输入时，端口不具有锁存功能，即输入数据必须在“MOV A, [m]”(m=12H, 14H, 16H, 18H, 1AH, 1CH 或 1EH) 指令的 T2 上升沿被准备好。输出时，所有的数据被锁存并保持不变，直到执行下一个写入操作。

每个 I/O 端口都有各自的控制寄存器 (PAC, PBC, PCC, PDC, PEC, PFC, PGC)，用来控制输入/输出的设置。使用控制寄存器，可对 CMOS 输出或带或不带上拉电阻的斯密特触发输入可在软件下动态地进行改变。要设置为输入功能，相应的控制寄存器必须写“1”。输入信号来源也取决于控制寄存器。如果控制寄存器的某位值为“1”那么读取的是这个引脚的状态，如果控制寄存器的某位值为“0”，则读取的是内部锁存器的值。后者可能在“读—修改—写”指令中发生。

对于输出功能，只能设置为 CMOS 输出。这些控制寄存器是对应于数据寄存器的 13H, 15H, 17H, 19H, 1BH, 1DH 和 1FH 地址。

系统复位后，这些输入/输出口都会是高电平或浮空状态（取决于上拉电阻选项）。每一个输入/输出锁存位都能被 SET [m].i 或 CLR [m].i 指令置位或清零 (m=12H, 14H, 16H, 18H, 1AH, 1CH 或 1EH。)

某些指令会首先输入数据然后进行输出操作。例如，SET [m].i, CLR [m].i, CPL [m]和 CPLA [m] 指令，读取输入口的状态到 CPU，执行这个操作（位操作），然后将数据写回锁存器或累加器。



输入/输出口

PA 的每一个口都具有唤醒系统的能力。

所有的输入/输出口都可以有上拉电阻的选项。一旦选择上拉电阻，所有的输入/输出口都具有上拉电阻。必须要注意的是：没有上拉电阻的输入/输出口工作在输入模式会产生浮空状态。

PB0 和 PB1 分别与 BZ 和  $\overline{BZ}$  管脚复用。如果 BZ/ $\overline{BZ}$  的选项被选择，PB0/PB1 在输出模式时的输出信号将是由定时/计数器 0 的溢出信号产生的 PFD 信号。在输入模式始终保持它的原来的功能。一旦 BZ/ $\overline{BZ}$  的选项被选择，蜂鸣器的输出信号只受 PB0 数据寄存器控制。PB0/PB1 的输入/输出功能如下所示：

PB0 输入/输出	I	I	O	O	O	O	O	O	O	O
PB1 输入/输出	I	O	I	I	I	O	O	O	O	O
PB0 模式	×	×	C	B	B	C	B	B	B	B
PB1 模式	×	C	×	×	×	C	C	C	B	B
PB0 数据	×	×	D	0	1	D0	0	1	0	1
PB1 数据	×	D	×	×	×	D1	D	D	×	×
PB0 引脚状态	I	I	D	0	B	D0	0	B	0	B
PB1 引脚状态	I	D	I	I	I	D1	D	D	0	B

注释：“I”输入，“O”输出，“D, D0, D1”：数据  
 “B”蜂鸣器的选项，BZ 或  $\overline{BZ}$ ；“×”：任意值  
 “C”：CMOS 输出

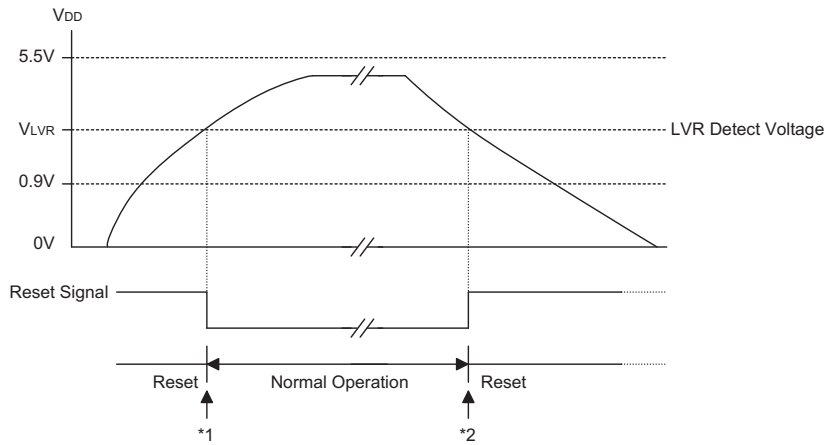
### 低电压复位 (LVR)

为了监控器件的工作电压，单片机提供低电压复位电路。如果器件的工作电压在  $0.9V \sim V_{LVR}$  之间，例如电池电压的变化，那么 LVR 会自动使器件产生内部复位。

LVR 具有下列功能说明：

- 低电压 ( $0.9$  伏  $\sim V_{LVR}$  伏) 的状态必须持续  $1ms$  以上。如果低电压的状态没持续  $1ms$  以上，那么 LVR 会忽视它而不去执行复位功能。
- LVR 通过与 RES 信号的“或”函数功能来执行系统复位。

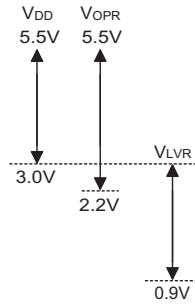
$V_{DD}$  与  $V_{LVR}$  之间的关系如下所示：



### 低电压复位

注意：

- \*1: 要保证系统振荡器起振并稳定运行，在系统进入正常运行以前，SST 提供额外的 1024 个系统时钟周期的延迟。
- \*2: 因为低电压状态必须保持  $1ms$  以上，因此进入复位模式就要有  $1ms$  的延迟。



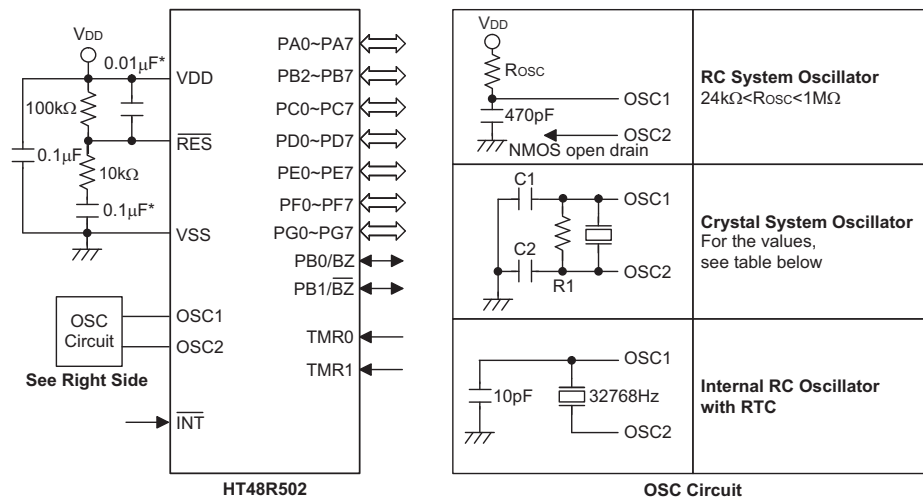
注： $V_{OPR}$  为系统时钟 4MHz 时一般芯片正常工作电压的范围。

**掩膜选项**

下表列出所有的掩膜选项。在系统运行前必须定义所有选项的值。

编号	选 项
1	WDT 时钟源: WDT 振荡或 f <sub>sys</sub> / 4 或 RTC 振荡或禁止
2	清除看门狗指令: 1 条或 2 条指令
3	定时/计数器 0 时钟来源: f <sub>sys</sub> 或 RTC 振荡
4	定时/计数器 1 时钟来源: f <sub>sys</sub> /4 或 RTC 振荡
5	PA 位唤醒功能: 使能/禁止
6	PA 端口 CMOS/斯密特输入
7	PA、PB、PC、PD、PE、PF、PG 上拉电阻使能/禁止
8	系统振荡器: 外部 RC、外部晶体振荡、内部 RC+RTC
9	内部 RC 振荡频率选择: 3.2MHz, 1.6MHz, 800kHz 或 400kHz
10	LVR 使能/禁止
11	BZ 选项使能/禁止

应用电路



注意：电阻和电容值选取的原则是使 VDD 保持稳定并在 RES 置为高以前把工作电压保持在允许的范围内。  
“\*” 为了避免噪声干扰，连接 RES 引脚的线请尽可能地短

下表为根据不同的晶振值选择 R1、C1、C2

晶体振荡或谐振器	C1, C2	R1
8MHz 晶振 & 谐振器	12pF	5.1 kΩ
4MHz 晶振	0pF	10k Ω
4MHz 谐振器	10pF	12k Ω
3.58MHz 晶振	0pF	10k Ω
3.58MHz 谐振器	25pF	10k Ω
2MHz 晶振 & 谐振器	25pF	10k Ω
1MHz 晶振	68pF	10k Ω
480KHz 谐振器	300pF	9.1k Ω
455KHz 谐振器	300pF	10k Ω
429KHz 谐振器	300pF	10k Ω

电阻 R1 作用是保证在低电压状态下，晶振被关闭。这里的低电压，是指低于 MCU 正常工作电压范围。需要注意的是，当启用了 LVR 功能，R1 可以移除。

## 指令集摘要

助记符	说明	指令周期	影响标志位
<b>算术运算</b>			
ADD A,[m]	ACC 与数据存储器相加, 结果放入 ACC	1	Z,C,AC,OV
ADDM A,[m]	ACC 与数据存储器相加, 结果放入数据存储器	1 <sup>(1)</sup>	Z,C,AC,OV
ADD A,x	ACC 与立即数相加, 结果放入 ACC	1	Z,C,AC,OV
ADC A,[m]	ACC 与数据存储器、进位标志相加, 结果放入 ACC	1	Z,C,AC,OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加, 结果放入数据存储器	1 <sup>(1)</sup>	Z,C,AC,OV
SUB A,x	ACC 与立即数相减, 结果放入 ACC	1	Z,C,AC,OV
SUB A,[m]	ACC 与数据存储器相减, 结果放入 ACC	1	Z,C,AC,OV
SUBM A,[m]	ACC 与数据存储器相减, 结果放入数据存储器	1 <sup>(1)</sup>	Z,C,AC,OV
SBC A,[m]	ACC 与数据存储器、进位标志相减, 结果放入 ACC	1	Z,C,AC,OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减, 结果放入数据存储器	1 <sup>(1)</sup>	Z,C,AC,OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数, 并将结果放入数据存储器	1 <sup>(1)</sup>	C
<b>逻辑运算</b>			
AND A,[m]	ACC 与数据存储器做“与”运算, 结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算, 结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算, 结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算, 结果放入数据存储器	1 <sup>(1)</sup>	Z
ORM A,[m]	ACC 与数据存储器做“或”运算, 结果放入数据存储器	1 <sup>(1)</sup>	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算, 结果放入数据存储器	1 <sup>(1)</sup>	Z
AND A,x	ACC 与立即数做“与”运算, 结果放入 ACC	1	Z
OR A,x	ACC 与立即数做“或”运算, 结果放入 ACC	1	Z
XOR A,x	ACC 与立即数做“异或”运算, 结果放入 ACC	1	Z
CPL [m]	对数据存储器取反, 结果放入数据存储器	1 <sup>(1)</sup>	Z
CPLA [m]	对数据存储器取反, 结果放入 ACC	1	Z
<b>递增和递减</b>			
INCA [m]	递增数据存储器, 结果放入 ACC	1	Z
INC [m]	递增数据存储器, 结果放入数据存储器	1 <sup>(1)</sup>	Z
DECA [m]	递减数据存储器, 结果放入 ACC	1	Z
DEC [m]	递减数据存储器, 结果放入数据存储器	1 <sup>(1)</sup>	Z
<b>移位</b>			
RRA [m]	数据存储器右移一位, 结果放入 ACC	1	无
RR [m]	数据存储器右移一位, 结果放入数据存储器	1 <sup>(1)</sup>	无
RRCA [m]	带进位将数据存储器右移一位, 结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位, 结果放入数据存储器	1 <sup>(1)</sup>	C
RLA [m]	数据存储器左移一位, 结果放入 ACC	1	无
RL [m]	数据存储器左移一位, 结果放入数据存储器	1 <sup>(1)</sup>	无
RLCA [m]	带进位将数据存储器左移一位, 结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位, 结果放入数据存储器	1 <sup>(1)</sup>	C
<b>数据传送</b>			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV m],A	将 ACC 送至数据存储器	1 <sup>(1)</sup>	无
MOV A,x	将立即数送至 ACC	1	无
<b>位运算</b>			
CLR [m].i	清除数据存储器的位	1 <sup>(1)</sup>	无
SET [m].i	置位数据存储器的位	1 <sup>(1)</sup>	无

助记符	说明	指令周期	影响标志位
<b>转移</b>			
JMP	addr 无条件跳转	2	无
SZ	[m] 如果数据存储器为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
SZA	[m] 数据存储器送至 ACC, 如果内容为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
SZ	[m].i 如果数据存储器的第 i 位为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
SNZ	[m].i 如果数据存储器的第 i 位不为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
SIZ	[m] 递增数据存储器, 如果结果为零, 则跳过下一条指令	1 <sup>(3)</sup>	无
SDZ	[m] 递减数据存储器, 如果结果为零, 则跳过下一条指令	1 <sup>(3)</sup>	无
SIZA	[m] 递增数据存储器, 将结果放入 ACC, 如果结果为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
SDZA	[m] 递减数据存储器, 将结果放入 ACC, 如果结果为零, 则跳过下一条指令	1 <sup>(2)</sup>	无
CALL	addr 子程序调用	2	无
RET		2	无
RET	A,x 从子程序返回, 并将立即数放入 ACC	2	无
RETI		2	无
<b>查表</b>			
TABRDC	[m] 读取当前页的 ROM 内容, 并送至数据存储器 and TBLH	2 <sup>(1)</sup>	无
TABRDL	[m] 读取最后页的 ROM 内容, 并送至数据存储器 and TBLH	2 <sup>(1)</sup>	无
<b>其它指令</b>			
NOP		1	无
CLR	[m] 清除数据存储器	1 <sup>(1)</sup>	无
SET	[m] 置位数据存储器	1 <sup>(1)</sup>	无
CLR	WDT 清除看门狗定时器	1	TO,PDF
CLR	WDT1 预清除看门狗定时器	1	TO <sup>(4)</sup> ,PDF <sup>(4)</sup>
CLR	WDT2 预清除看门狗定时器	1	TO <sup>(4)</sup> ,PDF <sup>(4)</sup>
SWAP	[m] 交换数据存储器的高低字节, 结果放入数据存储器	1 <sup>(1)</sup>	无
SWAPA	[m] 交换数据存储器的高低字节, 结果放入 ACC	1	无
HALT		1	TO,PDF

注: x: 立即数

m: 数据存储器地址

A: 累加器

i: 第 0~7 位

addr: 程序存储器地址

√: 影响标志位

—: 不影响标志位

(1): 如果数据是加载到 PCL 寄存器, 则指令执行周期会被延长一个指令周期(四个系统时钟)。

(2): 如果满足跳跃条件, 则指令执行周期会被延长一个指令周期(四个系统时钟); 否则指令执行周期不会被延长。

(3): (1)和(2)

(4): 如果执行 CLR WDT1 或 CLR WDT2 指令后, 看门狗定时器被清除, 则会影响 TO 和 PDF 标志位; 否则不会影响 TO 和 PDF 标志位。

## 指令定义

**ADC A, [m]** Add data memory and carry to the accumulator

说明：将指定的数据存储器、累加器以及进位标志位的内容相加，结果存放到累加器。

运算过程： $ACC \leftarrow ACC + [m] + C$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**ADCM A, [m]** Add the accumulator and carry to the accumulator

说明：将指定的数据存储器、累加器和进位标志位的内容相加，结果存放到指定的数据存储器。

运算过程： $[m] \leftarrow ACC + [m] + C$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**ADD A, [m]** Add data memory to the accumulator

说明：将指定的数据存储器 and 累加器内容相加，结果存放到累加器。

运算过程： $ACC \leftarrow ACC + [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**ADD A, x** Add immediate data to the accumulator

说明：将累加器和立即数内容相加，结果存放到累加器。

运算过程： $ACC \leftarrow ACC + x$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**ADDM A, [m]** Add the accumulator to the data memory

说明：将指定的数据存储器 and 累加器内容相加，结果存放到指定的数据存储器。

运算过程： $[m] \leftarrow ACC + [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**AND A, [m]** Logical AND accumulator with data memory

说明：将累加器中的数据 and 指定数据存储器内容做逻辑与，结果存放到累加器。

运算过程： $ACC \leftarrow ACC \text{ "AND" } [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**AND A, x** Logical AND immediate data to the accumulator

说明：将累加器中的数据和立即数内容做逻辑与，结果存放到累加器。

运算过程： $ACC \leftarrow ACC \text{ "AND" } x$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**ANDM A, [m]** Logical AND data memory with the accumulator

说明：将指定数据存储器内容和累加器中的数据做逻辑与，结果存放到数据存储器。

运算过程： $[m] \leftarrow ACC \text{ "AND" } [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**CALL addr** Subroutine call

说明：无条件的调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定地址并从新地址执行程序。

运算过程： $Stack \leftarrow PC+1$

$PC \leftarrow addr$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**CLR [m]** Clear data memory

说明：将指定数据存储器的内容清零。

运算过程： $[m] \leftarrow 00H$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**CLR [m].i** Clear bit of data memory

说明：将指定数据存储器的 I 位内容清零。

运算过程： $[m].i \leftarrow 0$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**CLR WDT** Clear Watchdog Timer

说明：WDT 计数器、暂停标志位(PDF)和看门狗溢出标志位(TO)清零。

运算过程： $WDT \leftarrow 00H$

$PDF \& TO \leftarrow 0$

影响标志位

TO	PDF	OV	Z	AC	C
0	0	—	—	—	—

**CLR WDT1** Preclear Watchdog Timer

说明： 必须配合 CLR WDT2 一起使用清除 WDT 计时器。PDF 和 TO 标志位也被清 0。当程序仅执行 CLR WDT1，而没有执行 CLR WDT2 时，PDF 与 TO 保留原状态不变。

运算过程： $WDT \leftarrow 00H^*$   
 $PDF \& TO \leftarrow 0^*$

影响标志位

TO	PDF	OV	Z	AC	C
0*	0*	—	—	—	—

**CLR WDT2** Preclear Watchdog Timer

说明： 必须配合 CLR WDT1 一起使用清除 WDT 计时器。PDF 和 TO 标志位也被清 0。当程序仅执行 CLR WDT2，而没有执行 CLR WDT1 时，PDF 与 TO 保留原状态不变。

运算过程： $WDT \leftarrow 00H^*$   
 $PDF \& TO \leftarrow 0^*$

影响标志位

TO	PDF	OV	Z	AC	C
0*	0*	—	—	—	—

**CPL [m]** Complement data memory

说明： 将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或从 0 变 1。

运算过程： $[m] \leftarrow [\bar{m}]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**CPLA [m]** Complement data memory

说明： 将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或从 0 变 1，结果被存放回累加器且数据寄存器的内容保持不变。

运算过程： $ACC \leftarrow [\bar{m}]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**DAA** [m] Decimal-Adjust accumulator for addition

说明 将累加器中的内容转换为 BCD（二进制转成十进制）码。如果低四位的值大于“9”或 AC=1，那么 BCD 调整就执行对原值加“6”，并且内部进位标志  $AC1 = \overline{AC}$ ，即 AC 求反；否则原值保持不变。如果高四位的值大于“9”或 C=1，那么 BCD 调整就执行对原值加“6”再加 AC1，并把 C 置位；否则 BCD 调整就执行对原值加 AC1，C 的值保持不变。结果存放到数据存储器中，只有进位标志位(C)受影响。

操作 如果  $ACC.3 \sim ACC.0 > 9$  或  $AC=1$   
 那么  $[m].3 \sim [m].0 \leftarrow (ACC.3 \sim ACC.0) + 6$ ,  $AC1 = \overline{AC}$   
 否则  $[m].3 \sim [m].0 \leftarrow (ACC.3 \sim ACC.0)$ ,  $AC1 = 0$   
 并且  
 如果  $ACC.7 \sim ACC.4 + AC1 > 9$  或  $C=1$   
 那么  $[m].7 \sim [m].4 \leftarrow (ACC.7 \sim ACC.4) + 6 + AC1$ ,  $C=1$   
 否则  $[m].7 \sim [m].4 \leftarrow (ACC.7 \sim ACC.4) + AC1$ ,  $C=C$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	√

**DEC** [m] Decrement data memory

说明: 将指定数据存储器的内容减 1

运算过程:  $[m] \leftarrow [m] - 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**DECA** [m] Decrement data memory and place result in the accumulator

说明: 将指定数据存储器的内容减 1，把结果存放回累加器并保持指定数据存储器的内容不变。

运算过程:  $ACC \leftarrow [m] - 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**HALT** Enter power down mode

说明: 此指令终止程序执行并关掉系统时钟，RAM 和寄存器的内容保持原状态，WDT 计数器和预分频器被清“0”，暂停标志位(PDF)被置位 1，WDT 溢出标志位(TO)被清为 0。

运算过程:  $PC \leftarrow PC + 1$

$PDF \leftarrow 1$

$TO \leftarrow 0$

影响标志位

TO	PDF	OV	Z	AC	C
0	1	—	—	—	—

**INC [m]** Increment data memory

说明：将指定数据存储器的内容加 1

 运算过程： $[m] \leftarrow [m]+1$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**INCA [m]** Increment data memory and place result in the accumulator

说明：将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。

 运算过程： $ACC \leftarrow [m]+1$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**JMP addr** Directly jump

说明：程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行

 运算过程： $PC \leftarrow \text{addr}$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**MOV A, [m]** Move data memory to the accumulator

说明：将指定数据存储器的内容复制到累加器中。

 运算过程： $ACC \leftarrow [m]$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**MOV A, x** Move immediate data to the accumulator

说明：将 8 位立即数载入累加器中。

 运算过程： $ACC \leftarrow x$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**MOV [m], A** Move the accumulator data to memory

说明：将累加器的内容复制到指定的数据存储器内。

 运算过程： $[m] \leftarrow ACC$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**NOP** No operation

说明：空操作，接下来顺序执行下一条指令。

运算过程： $PC \leftarrow PC+1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**OR A, [m]** Logical OR accumulator with data memory

说明：将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。

运算过程： $ACC \leftarrow ACC \text{ "OR" } [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**OR A, x** Logical OR immediate data to the accumulator

说明：将累加器中的数据和立即数逻辑或，结果存放到累加器。

运算过程： $ACC \leftarrow ACC \text{ "OR" } x$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**ORM A, [m]** Logical OR data memory with accumulator

说明：将存在指定数据存储器中的数据 and 累加器逻辑或，结果放到数据存储器。

运算过程： $[m] \leftarrow ACC \text{ "OR" } [m]$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**RET** Return from subroutine

说明：将堆栈寄存器中的程序计数器值恢复，是一个 2 周期指令。

运算过程： $PC \leftarrow Stack$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RET A, x** Return and place immediate data in the accumulator

说明：程序返回，并将立即数送入累加器。

运算过程： $PC \leftarrow Stack$

$ACC \leftarrow x$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RETI** Return from interrupt

说明：将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。

运算过程： $PC \leftarrow Stack$

$EMI \leftarrow 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RL [m]** Rotate data memory left

说明：将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位

运算过程： $[m].0 \leftarrow [m].7, [m].(i+1) \leftarrow [m].i; (i=0\sim6)$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RLA [m]** Rotate data memory left and place result in the accumulator

说明：将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。

运算过程： $ACC.0 \leftarrow [m].7, ACC.(i+1) \leftarrow [m].i; (i=0\sim6)$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RLC [m]** Rotate data memory left through carry

说明：将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。

运算过程： $[m].(i+1) \leftarrow [m].i; (i=0\sim6)$

$[m].0 \leftarrow C$

$C \leftarrow [m].7$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	√

**RLCA [m]** Rotate left through carry and place result in the accumulator

说明：将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。

运算过程： $ACC.(i+1) \leftarrow [m].i; (i=0\sim6)$

$ACC.0 \leftarrow C$

$C \leftarrow [m].7$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	√

**RR** [m] Rotate data memory right

说明：将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。

 运算过程： $[m].7 \leftarrow [m].0, [m].i \leftarrow [m].(i+1); (i=0\sim6)$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RRA** [m] Rotate right and place result in the accumulator

说明：将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放累加器，而指定数据存储器的内容保持不变。

 运算过程： $ACC.7 \leftarrow [m].0, ACC.i \leftarrow [m].(i+1); (i=0\sim6)$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**RRC** [m] Rotate data memory right through carry

说明：将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。

 运算过程： $[m].i \leftarrow [m].(i+1); (i=0\sim6)$ 
 $[m].7 \leftarrow C$ 
 $C \leftarrow [m].0$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	√

**RRCA** [m] Rotate right through carry and place result in the accumulator

说明：将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。

 运算过程： $ACC.i \leftarrow [m].(i+1); (i=0\sim6)$ 
 $ACC.7 \leftarrow C$ 
 $C \leftarrow [m].0$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	√

**SBC** A,[m] Subtract data memory and carry from the accumulator

说明：将累加器减去指定数据存储器的内容以及进位标志的反，结果存放累加器。

 运算过程： $ACC \leftarrow ACC + [\overline{m}] + C$ 

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**SBCM A,[m]** Subtract data memory and carry from the accumulator

说明：将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。

运算过程： $[m] \leftarrow ACC + \overline{[m]} + C$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**SDZ [m]** Skip if decrement data memory is 0

说明：将指定的数据存储器的内容减 1，判断是否为 0，若为 0 则跳过下一条指令，即如果结果为 0，放弃在目前指令执行期间所取得的下一条指令，并插入一个空周期用以取得正确的指令(二个指令周期)。否则执行下一条指令(一个指令周期)。

运算过程：如果  $[m]-1=0$ ，跳过下一条指令执行再下一条。

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SDZA [m]** Decrement data memory and place result in ACC,skip if 0

说明：将指定数据存储器的内容减 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果  $[m]-1=0$ ，跳过下一条指令执行。

$ACC \leftarrow ([m]-1)$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SET [m]** Set data memory

说明：将指定数据存储器的每一位置为 1。

运算过程： $[m] \leftarrow FFH$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SET [m].i** Set bit of data memory

说明：将指定数据存储器的第 i 位置为 1。

运算过程： $[m].i \leftarrow 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SIZ** [m] Skip if increment data memory is 0

说明：将指定的数据存储器的内容加 1，判断是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果  $([m]+1=0)$ ，跳过下一行指令； $[m] \leftarrow [m]+1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SIZA** Increment data memory and place result in ACC,skip if 0

说明：将指定数据存储器的内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果 $[m]+1=0$ ，跳过下一行指令； $ACC \leftarrow ([m]+1)$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SNZ** [m]. i Skip if bit I of the data memory is not 0

说明：判断指定的数据存储器的第 i 位，若不为 0，则程序计数器再加 1，跳过下一行指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果  $[m].i \neq 0$ ，跳过下一行指令。

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SUB** A, [m] Subtract data memory from the accumulator

说明：将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。

运算过程： $ACC \leftarrow ACC + \overline{[m]} + 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**SUB** A, x Subtract immediate data from the accumulator

说明：将累加器的内容减去立即数，结果存放到累加器。

运算过程： $ACC \leftarrow ACC + \overline{x} + 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**SUBM A, [m]** Subtract data memory from the accumulator

说明：将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。

运算过程： $[m] \leftarrow ACC + \overline{[m]} + 1$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	√	√	√	√

**SWAP [m]** Swap nibbles within the data memory

说明：将指定数据存储器的低 4 位和高 4 位互相交换

运算过程： $[m].7 \sim [m].4 \leftrightarrow [m].3 \sim [m].0$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SWAPA [m]** Swap data memory and place result in the accumulator

说明：将指定数据存储器的低 4 位和高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。

运算过程： $ACC.3 \sim ACC.0 \leftarrow [m].7 \sim [m].4$

$ACC.7 \sim ACC.4 \leftarrow [m].3 \sim [m].0$

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SZ [m]** Skip if data memory is 0

说明：判断指定数据存储器的内容是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果  $[m] = 0$ ，跳过下一条指令。

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SZA [m]** Move data memory to ACC, skip if 0

说明：将指定数据存储器的内容复制到累加器。并判断指定数据存储器的内容是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令(一个指令周期)。

运算过程：如果  $[m] = 0$ ，跳过下一条指令。

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**SZ [m].i** Skip if bit I of the data memory is 0

说明：判断指定数据存储器的第 i 位是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。否则执行下一条指令（一个指令周期）。

运算过程：如果 [m].i = 0，跳过下一条指令。

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**TABRDC [m]** Move the ROM code(current page) to TBLH and data memory

说明：将表格指针 TBLP 所指的程序代码低字节（当前页）移至指定的数据存储器且将高字节移至 TBLH。

运算过程：[m] ← 程序代码（低字节）

TBLH ← 程序代码（高字节）

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**TABRDL [m]** Move the ROM code(last page) to TBLH and data memory

说明：将表格指针 TBLP 所指的程序代码低字节（最后一页）移至指定的数据存储器且将高字节移至 TBLH。

运算过程：[m] ← 程序代码（低字节）

TBLH ← 程序代码（高字节）

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	—	—	—

**XOR A, [m]** Logical XOR accumulator with data memory

说明：将累加器的数据和指定的数据存储器内容逻辑异或，结果存放于累加器。

运算过程：ACC ← ACC “XOR” [m]

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**XORM A, [m]** Logical XOR data memory with accumulator

说明：将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。

运算过程：[m] ← ACC “XOR” [m]

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

**XOR A, x** Logical XOR immediate data to the accumulator

说明：将累加器的数据与立即数逻辑异或，结果存放于累加器。0 标志位受影响。

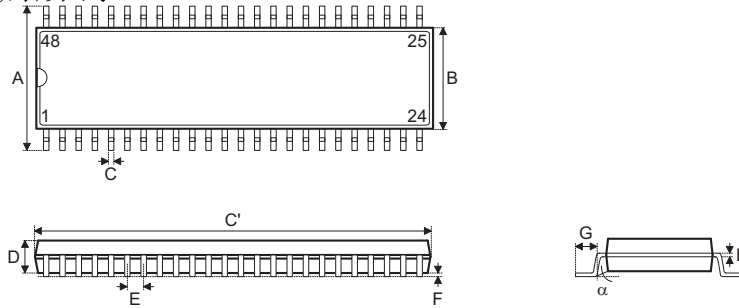
运算过程：ACC ← ACC “XOR” x

影响标志位

TO	PDF	OV	Z	AC	C
—	—	—	√	—	—

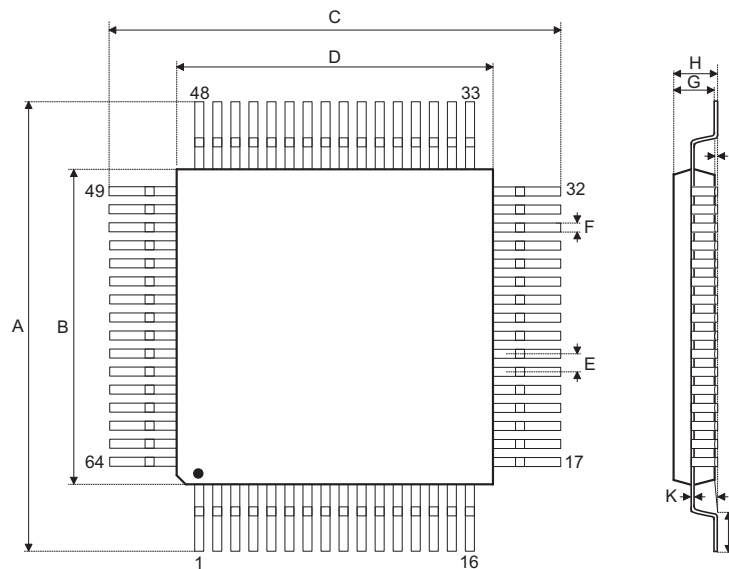
封装信息

48pin SSOP (300mil)外形尺寸



标号	尺寸 (mil)		
	最小值	典型值	最大值
A	395	--	420
B	291	--	299
C	8	--	12
C'	613	--	637
D	85	--	99
E	--	25	--
F	4	--	10
G	25	--	35
H	4	--	12
α	0°	--	8°

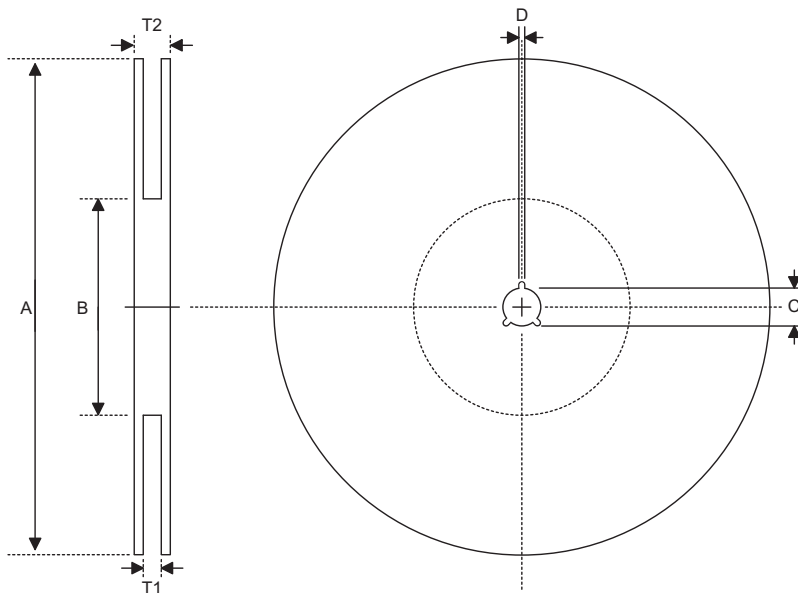
64pin LQFP (7mm x 7mm)外形尺寸



标号	尺寸 (mm)		
	最小值	典型值	最大值
A	8.9	--	9.1
B	6.9	--	7.1
C	8.9	--	9.1
D	6.9	--	7.1
E	--	0.4	--
F	0.13	--	0.23
G	1.35	--	1.45
H	--	--	1.6
I	0.05	--	0.15
J	0.45	--	0.75
K	0.09	--	0.2
α	0°	--	7°

包装带和卷轴规格:

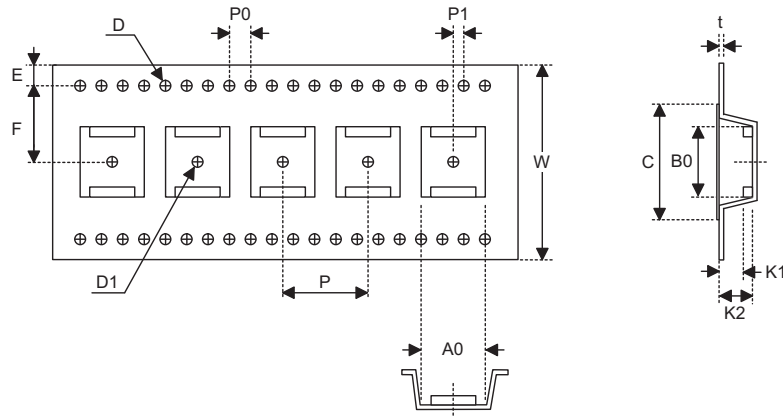
卷轴尺寸:



SSOP 48W

标号	描述	尺寸(mm)
A	卷轴外圈直径	330±1.0
B	卷轴内圈直径	100±0.1
C	轴心直径	13.0+0.5 -0.2
D	缝宽	2.0±0.5
T1	轮缘宽	32.2+0.3 -0.2
T2	卷轴宽	38.2±0.2

运输带尺寸:



SS0P 48W

标号	描述	尺寸(mm)
W	运输带宽	$32.0 \pm 0.3$
P	空穴间距	$16.0 \pm 0.1$
E	穿孔位置	$1.75 \pm 0.1$
F	空穴至穿孔距离 (宽度)	$14.2 \pm 0.1$
D	穿孔直径	2.0Min.
D1	空穴中之小孔直径	$1.5 + 0.25$
P0	穿孔间距	$4.0 \pm 0.1$
P1	空穴至穿孔距离 (长度)	$2.0 \pm 0.1$
A0	空穴长	$12.0 \pm 0.1$
B0	空穴宽	$16.20 \pm 0.1$
K1	空穴深	$2.4 \pm 0.1$
K2	空穴深	$3.2 \pm 0.1$
t	传输带厚度	$0.35 \pm 0.05$
C	覆盖带宽度	25.5

**盛群半导体股份有限公司（总公司）**

新竹市科学工业园区研新二路3号  
电话: 886-3-563-1999  
传真: 886-3-563-1189  
网站: www.holtek.com.tw

**盛群半导体股份有限公司（台北业务处）**

台北市南港区园区街3之2号4楼之2  
电话: 886-2-2655-7070  
传真: 886-2-2655-7373  
传真: 886-2-2655-7383 (International sales hotline)

**盛扬半导体有限公司（上海业务处）**

上海市宜山路2016号合川大厦1号楼3楼G室 200103  
电话: 021-54224590  
传真: 021-54224596  
网站: www.holtek.com.cn

**盛扬半导体有限公司（深圳业务处）**

深圳市南山区科技园科技中三路与高新中二道交汇处生产力大楼A单元五楼 518057  
电话: 0755-8616-9908, 8616-9308  
传真: 0755-8616-9533  
ISDN: 0755-8615-6181

**盛扬半导体有限公司（北京业务处）**

北京市西城区宣武门西大街甲129号金隅大厦1721室 100031  
电话: 010-6641-0030, 6641-7751, 6641-7752  
传真: 010-6641-0125

**盛扬半导体有限公司（成都业务处）**

成都市东大街97号香槟广场C座709室 610016  
电话: 028-6653-6590  
传真: 028-6653-6591

**Holmate Semiconductor, Inc.（北美业务处）**

46712 Fremont Blvd., Fremont, CA 94538  
电话: 510-252-9880  
传真: 510-252-9885  
网站: www.holmate.com

Copyright © 2008 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时相信是正确的，然而盛群对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，盛群不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权用于救生、维生器件或系统中做为关键器件。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com.tw>